

DOI: [10.46793/CIGRE37.B4.10](https://doi.org/10.46793/CIGRE37.B4.10)**B4.10****ИМПЛЕМЕНТАЦИЈА АУТОМАТСКЕ СИНТЕЗЕ ПИД РЕГУЛАТОРА ПРИМЕНОМ
ДИГИТАЛНОГ РЕЛЕЈНОГ ЕКСПЕРИМЕНТА КОД ВИШЕФАЗНОГ СПУШТАЧА
НАПОНА****DIGITAL IMPLEMENTATION OF A RELAY EXPERIMENT BASED PID AUTOTUNING
ALGORITHM FOR CURRENT MODE CONTROL OF A MULTIPHASE BUCK CONVERTER****Душан Бижић, Александар Милић, Никола Мирковић^{1*}**

Кратак садржај: У претходним годинама постоји велика експанзија система који раде у острвском раду без прикључења на електроенергетски систем. Код ових система који се често користе у осетљивим применама, попут навигационих и радарских система, као и код лакших електричних возила, кључно је обезбедити потребну аутономију и рад робустан на поремећаје и промену номиналних параметара система. По правилу се код оваквих система користе уређаји енергетске електронике, као актуатори напона или струје, који су дигитално управљани због знатно веће флексибилности при раду са непознатим потрошачима и изворима електричне енергије. Тада се захтеви за стабилним и ефикасним напајањем, који представљају изазове у дизајну система аутоматског управљања (САУ), могу остварити новим софтверским решењима намењеним за примену у реалном времену. У овом раду је представљена методологија развоја софтвера за аутоматску синтезу регулатора струје. Аутоматска синтеза је заснована на принципу дигиталног релејног експеримента и обавља се током иницијализације система при којој није потребно познавање параметара објекта управљања и додатну активност крајњег корисника. Користе се исте математичке операције као у алгоритму ПИД регулатора, што не захтева додатан хардвер или надоградњу већ постојећег дигиталног сигналног процесора (ДСП). Предложена методологија омогућава да се смањи утрошак времена при примени оваквих система у пракси, нарочито у фазама пројектовања и верификације остварених перформанси затворене спреге. Валидација предложене методологије извршена је симулацијама на Hardware In the Loop (HIL).

Кључне речи: дигитално управљање претварачима, HIL, вишефазни спуштач напона, аутоматска синтеза регулатора

^{1*} Душан Бижић, Електротехнички факултет у Београду, dusanbizic1337@gmail.com
Никола Мирковић, Електротехнички институт Никола Тесла, nikola.mirkovic@ieent.org
Александар Милић, Електротехнички факултет у Београду, milic.aleksandar@etf.rs

Abstract: In recent years, there has been a significant expansion of systems operating in islanded mode without connection to the power grid. For these systems, which are often used in sensitive applications such as navigation and radar systems, as well as in light electric vehicles, it is crucial to ensure the necessary autonomy and robust operation in the presence of disturbances and changes in the system's nominal parameters. These systems mostly utilize power electronics devices, acting as voltage or current actuators, which are digitally controlled due to significantly greater flexibility when dealing with load-side and power source uncertainties. In such cases, the demands for stable and efficient power supply posing challenges in the design of control systems can be met with new software solutions designed for real-time applications. This paper presents a methodology for developing software that performs autotuning of current regulators. The autotuning algorithm is based on the principle of a digital relay experiment and is carried out during system initialization, eliminating the need for prior knowledge of the controlled system's parameters or additional user intervention. The same mathematical operations used in PID controller algorithms are employed, meaning no additional hardware or upgrades to the existing digital signal processor (DSP) are required. The proposed methodology reduces the time required for implementing such systems in practice, particularly in the design and verification phases of closed-loop performance. Validation of the proposed methodology was conducted through simulations on a Hardware-In-the-Loop (HIL) platform.

Key words: *regulator autotuning, HIL, multiphase buck converter,, digital control of power converters*

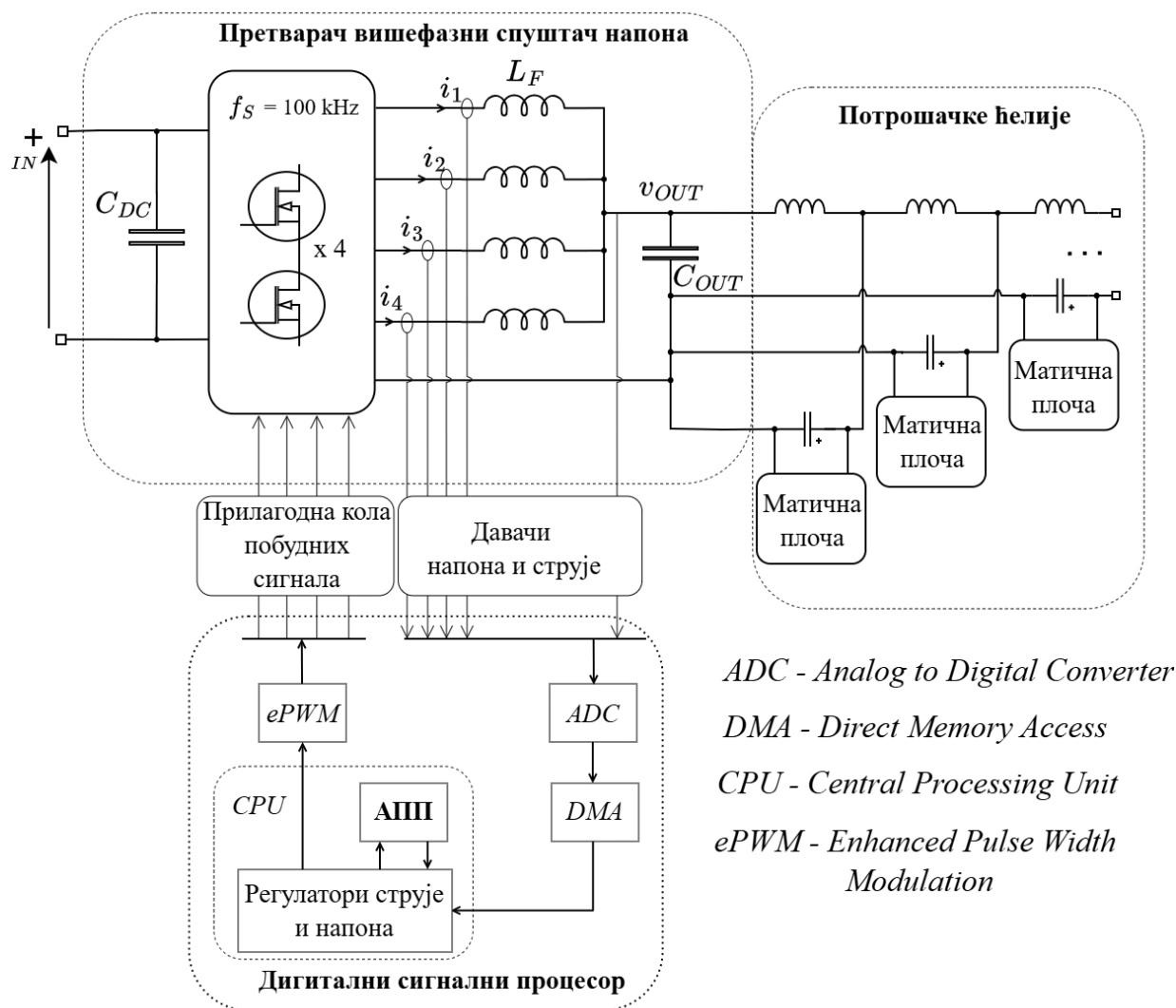
1 УВОД

Прецизно и енергетски ефикасно напајање процесорских јединица (енгл. *CPU – Central Processing Unit*, *GPU – Graphics Processing Unit*) постиже се модулима за регулацију напона који се непосредно уграђују уз потрошач. Велики центри за дигитално складиштење података и тренирање неуралних мрежа захтевају све више процесорских ресурса, што изискује већу потрошњу електричне енергије са непредвидивом динамиком прикључења потрошача. У овим применама се истичу топологије претварача које могу обезбедити мале вредности излазног напона, велики струјни капацитет и аутономију рада у случају кvara [1], [2].

Топологија вишефазног спуштача напона (VCH) са три до четири фазе испуњава претходне захтеве због могућности дељења струје по фазама и беспрекидне промене активног броја активних фаза [2], [3], [7]. Повратна спрега у овим системима се реализује у каскадној форми [2], [3]. Дигиталним регулаторима напона и фазних струја се обезбеђује жељени напон на потрошачу и поништавање циркуларних струја током прелазних режима у којим средња вредност струје оптерећења надмашује вредност максималне валовитости [7]. Ова својства доприносе брзини динамичког одзива струје током преласка микропроцесора из режима ниске потрошње у активан режим рада. Један од проблема у системима регулације VCH је присуство паразитних индуктивности великих кондензатора (енгл. *Bulk capacitor*) на улазу потрошача које уносе резонантне ефекте у режимима брзе динамике промене струје потрошача [2].

У овом раду је предложена надоградња конвенционалног регулатора фазних струја VCH у виду алгоритма за аутоматско подешавање појачања регулатора (АПП) који је претходно испитан у применама са монофазним спуштачима напона [5], [6]. Предност АПП је у могућности потпуне синтезе дигиталног регулатора на основу оцењених динамичких својстава прикљученог потрошача. Од корисника се захтева само превођење жељених својстава у фреквентно подручје, тј. у жељену пресечну учестаност ω_1^* и претек фазе φ_{PF}^* .

На Слици 1.1. је приказана принципијелна блок дијаграм шема прототипа четворофазног VCH који је развијен при Лабораторији за дигитално управљање претварачима и погонима на Електротехничком факултету у Београду. У складу са претходно описаном применом VCH и приложеном литературом, прототип је пројектован према спецификацијама у табели 1.1. Повратна спрега је имплементирана користећи ДСП TMS320F28379D. Модел потрошачке ћелије представља матичне плоче са великим бројем микропроцесора и другим помоћних електронским компонентама који захтевају напон у опсегу до 12 V и струју у устаљеном стању и преко 50 A [4].



Слика 1.1. Блок дијаграм шема развијеног прототипа BCH.

Табела 1.1. Параметри прототипа BCH.

Спецификације претвараача [Јединица]	Бројчане вредности
Улазни напон v_{IN} [V]	72
Излазни напон v_{OUT} [V]	од 5 до 48
Учестаност прекидања f_s [kHz]	100
Филтарска капацитивност C_{OUT} [mF]	50
Филтарска индуктивност L_f [μ H]	1.5
Улазна капацитивност C_{IN} [μ F]	40
Максимална излазна струја [A]	100 A

Циљеви и принципи функционисања АПП, са кратким теоријским приказом, су дати у другом поглављу овог рада. Истакнуте су основне спецификације прототипа и ДСП платформе које су коришћене за потребе испитивање алгоритма. Дат је алгоритам за реализацију АПП као и погодни концепт хардверског извршавања на ДСП у циљу постизања већих перформанси у погледу динамичког понашања. У трећем поглављу су представљени кључни експериментални резултати остварени на *НПЛ* платформи који верификују понашање алгоритма при извршавању у реалном времену.

2 АЛГОРИТАМ АУТОМАТСКОГ ПОДЕШАВАЊА ПОЈАЧАЊА РЕГУЛАТОРА

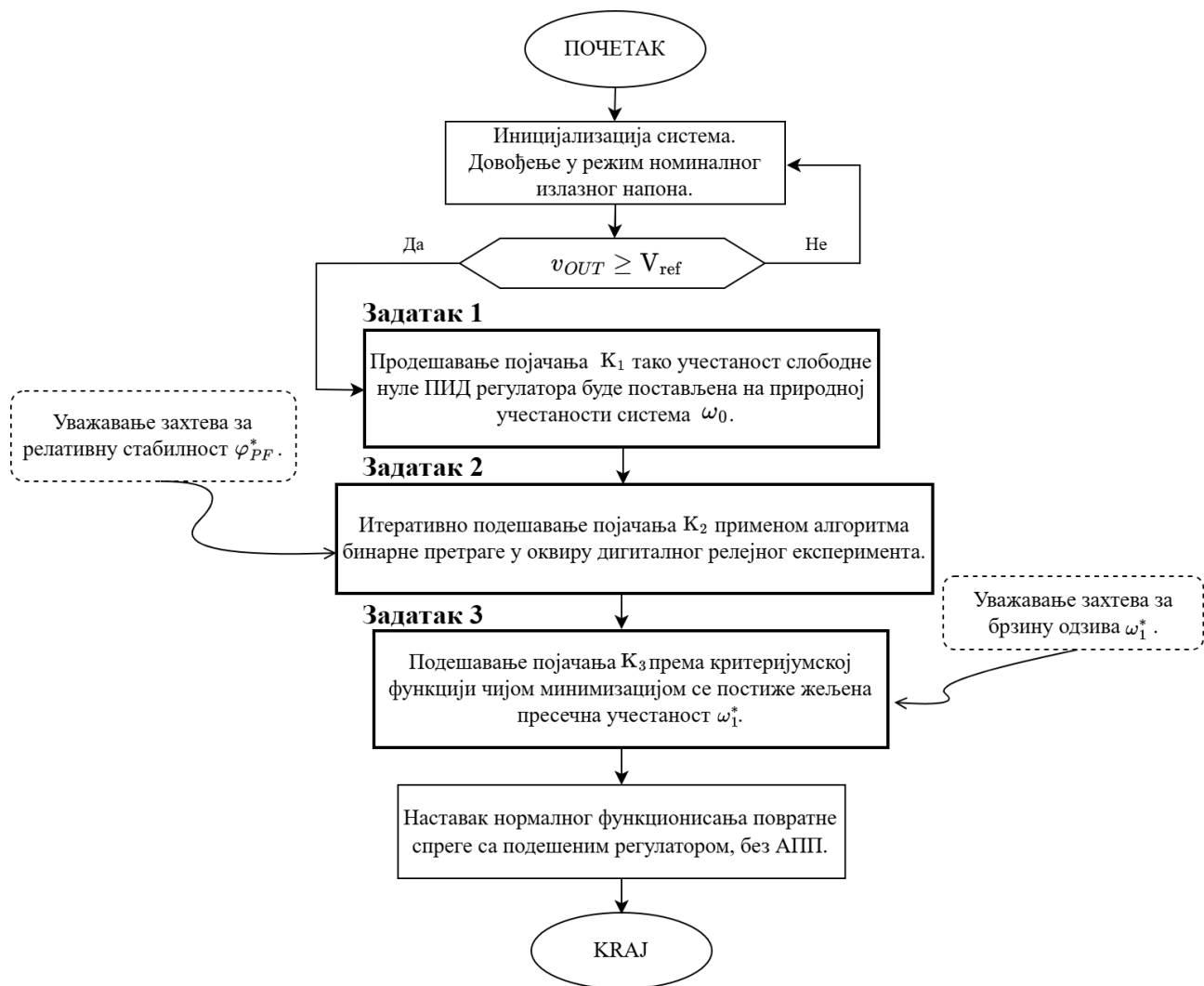
У овом поглављу су описани основни принципи функционисања АПП и дат је предлог организације извршавања алгорита на ДСП која обезбеђује минимизацију дигиталних кашњења, а притом и боље динамичко понашање система. Крајњи исход алгоритма је скуп од три параметара $\{ K_1, K_2, K_3 \}$ који представљају аутоматски подешена појачања ПИД регулатора фазних струја, дат изразом (2.1) .

$$PID(K_1, K_2, K_3, z) = \frac{K_3(1 - K_1 + K_1 z^{-1})(1 - K_2 + K_2 z^{-1})}{(1 - z^{-1})} \quad (2.1)$$

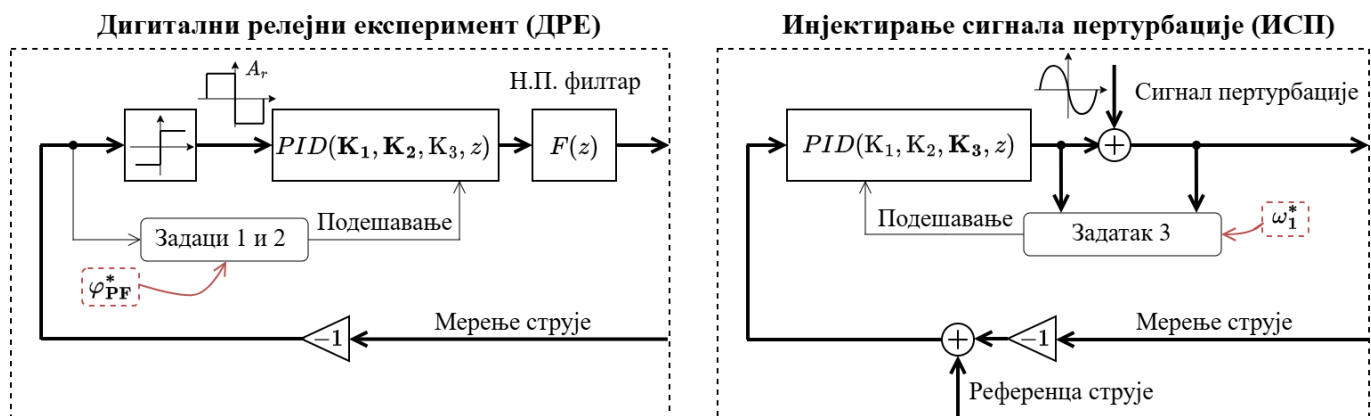
2.1 Програмска организација задатака на нивоу АПП и основни принципи рада

На Слици 2.1. је дат ток извршавања АПП који је сачињен од три задатака и извршава се за трајање једне ДСП прекидне рутине $T_s = 10 \mu s$. Циљ сваког задатка је израчунавање једног од појачања, из скупа $\{ K_1, K_2, K_3 \}$, у зависности од жељене пресечне учестаности ω_1^* или претека фазе φ_{FF}^* . Претходно је постигнуто коришћењем принципа дигиталног релејног експеримента (ДРЕ) и инјектирањем сигнала пертурбације (ИСП) који су, у облику модификације регулатора фазних струја, илустровани на Слици 2.2.

У задатку 1 се постиже поправка пада фазне фреквентне карактеристике функције спрегнутог преноса система ВСН која настаје услед деловања резонантних полова излазног *LC* филтра [6]. Резонантни полови се појављују на природној учестаности система ω_0 која се може оценити на основу учестаности самоосцилација које се јављају деловањем двоположајног релејног дејства амплитуде A_R у оквиру модификације дигиталног релејног експеримента. Параметар A_R се подешава тако да се испуне услови постојања самоосцилација и услова њихови стабилности. У литератури [5], [6], [12] су претходна својства самоосцилација емпиријски испитана у различитим применама и показују да је гарантована појава стабилних самоосцилација избором $A_R = 0.1 V_{IN}/V_{OUT}$.



Слика 2.1. Програмска организација задатка АПП.



Слика 2.2. Модификације повратне регулатор у оквиру АПП.

Коначна вредност првог појачања K_1 рачуна према (2.2) користећи информацију о извршеном броју прекидних рутина N_{DRE} и пролаза кроз нулу сигнала на излазу релејног дејства N_{ZRO} , чиме се поставља прва слободна нула ПИД регулатора.

$$K_1 = \frac{1}{\pi} \frac{N_{DRE}}{N_{ZRO}} \quad (2.2)$$

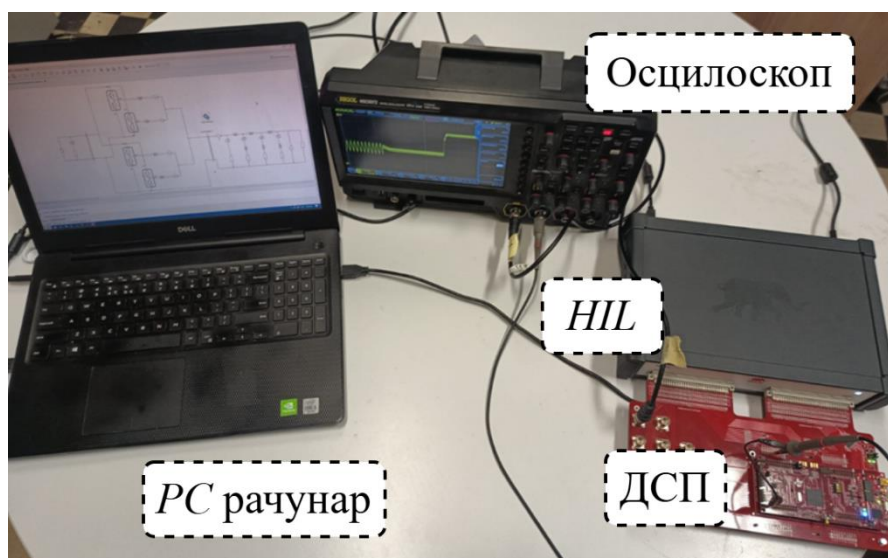
У задатку 2 је циљ извршити поправку постојећег претека фазе регулационог система фазних струја $W^*(z)$ који је садржан у изразу (2.3). Члан $G(z)$ је непознати објекат управљања, док је $F(z)$ нископроусни филтар са познатим фазним кашњењем $-\varphi_{PF}^*$ на жељеној пресечној учестаности ω_1^* . Увођењем $F(z)$ и итеративним подешавањем појачања K_2 , док се не испуни услов хармонијског баланса нелинеарног система са релејним дејством [8], постиже се поправка претека фазе регулационог система $W^*(z)$. Искоришћени алгоритам бинарне претраге је дат у литератури [5], [6], [12].

$$W(z) = W^* F(z) = PID(z)G(z)F(z) \quad (2.3)$$

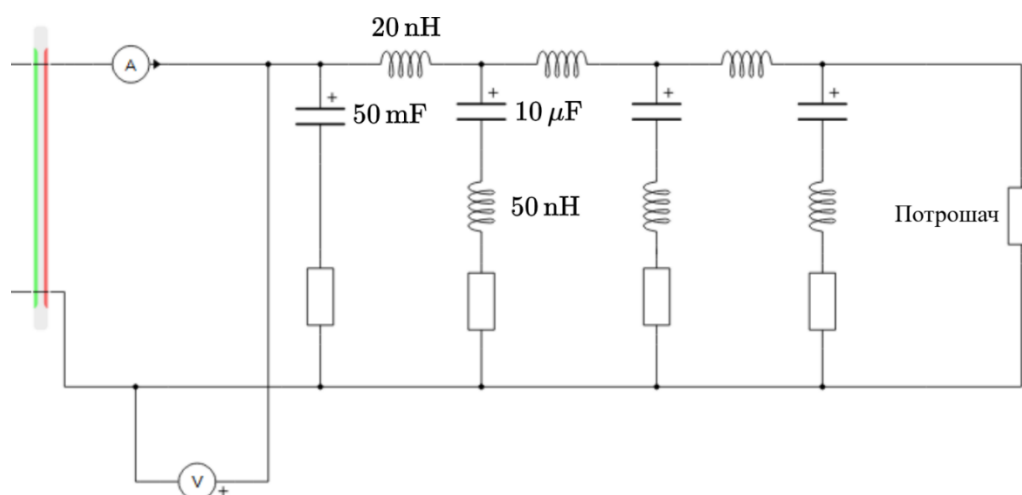
У задатку 3 је циљ постигнути јединичну вредност амплитудне фреквентне карактеристике (АФК) функције $W(z)$ на захтеваној пресечној учестаности ω_1^* . Оцена АФК се врши применом инјектираног сигнала пертурбације на излазу ПИД регулатора. Предност овог приступа је у робусној оцени АФК на произвољној учестаности инјектираног сигнала, без естимације мале амплитуде самоосцилација у мерењима фазних струја. Уместо тога, врши се минимизација средње вредности критеријумске функције сигнала пре и после тачке инјекције, $d_1[k]$ и $d_2[k]$ са Слике 2.2, прилагођењем појачања ПИД регулатора K_3 . Ови сигнали су већ доступни у меморији ДСП и показано је да комплексна функција њиховог односа садржи информацију о претходно постигнутом претеку фазе $\varphi_{PF} = \varphi_{PF}^*$ и тренутној пресечној учестаности ω_1^* [6], [12]. Избором да учестаност сигнала пертурбације буде једнака жељеној пресечној учестаности гарантовано је изједначење амплитуда сигнала $d_1[k]$ и $d_2[k]$, што је довољан услов за испуњење захтева $\omega_1 = \omega_1^*$.

3 РЕЗУЛТАТИ СИМУЛАЦИЈЕ У РЕАЛНОМ ВРЕМЕНУ НА HIL УРЕЂАЈУ

На слици 3.1. је представљена поставка за експериментално испитивање рада АПП над моделом прототипа ВСН. Експериментални резултати су снимљени коришћењем *Typhoon HIL 404* уређаја за испитивање рада контролних алгорита у реалном времену. Резултатима треба потврдити делотворност АПП у постизању постављених захтева $\omega_1 = \omega_1^*$ и $\varphi_{PF} = \varphi_{PF}^*$. Робусност алгорита је додатно испитана моделирањем паразитних индуктивности и капацитивности потрошачких ћелија, што је показано моделом потрошача на Слици 3.2. На крају поглавља је дата дискусија о постигнутим резултатима.



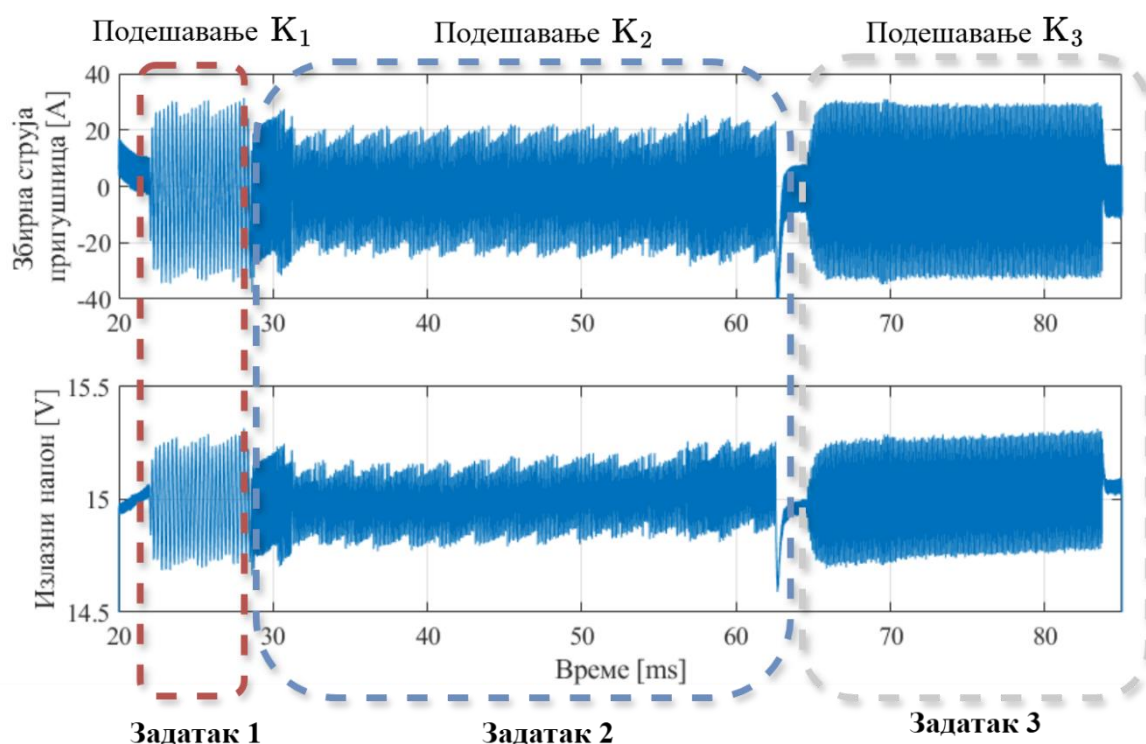
Табела 3.1. Параметри претварача ВСН и конфигурација ДСП.



Слика 3.2. Модел излазног степена претварача ВСН са паразитним елементима потрошача .

3.1 Резултати симулације АПП са задатим скупом спецификација

У експерименту су изабрани захтеви за пресечну учестаност и претек фазе система $\omega_1^* = 2\pi \cdot 8680 \text{ rad/s}$ и $\varphi_{PF}^* = 60^\circ$, што одговара честом пројектном захтеву у складу са изабраном учестаности прекидне рутине [12]. Симулациони резултат који показује извршавање свих задатака АПП је дат на слици 3.1. За изабране спецификације ω_1^* и φ_{PF}^* јављају се стабилне самоосцилације чија амплитуда у излазном напону не прелази 4 %, што показује да се током извршавања АПП одржава прецизна регулација референтног напона на потрошачу.

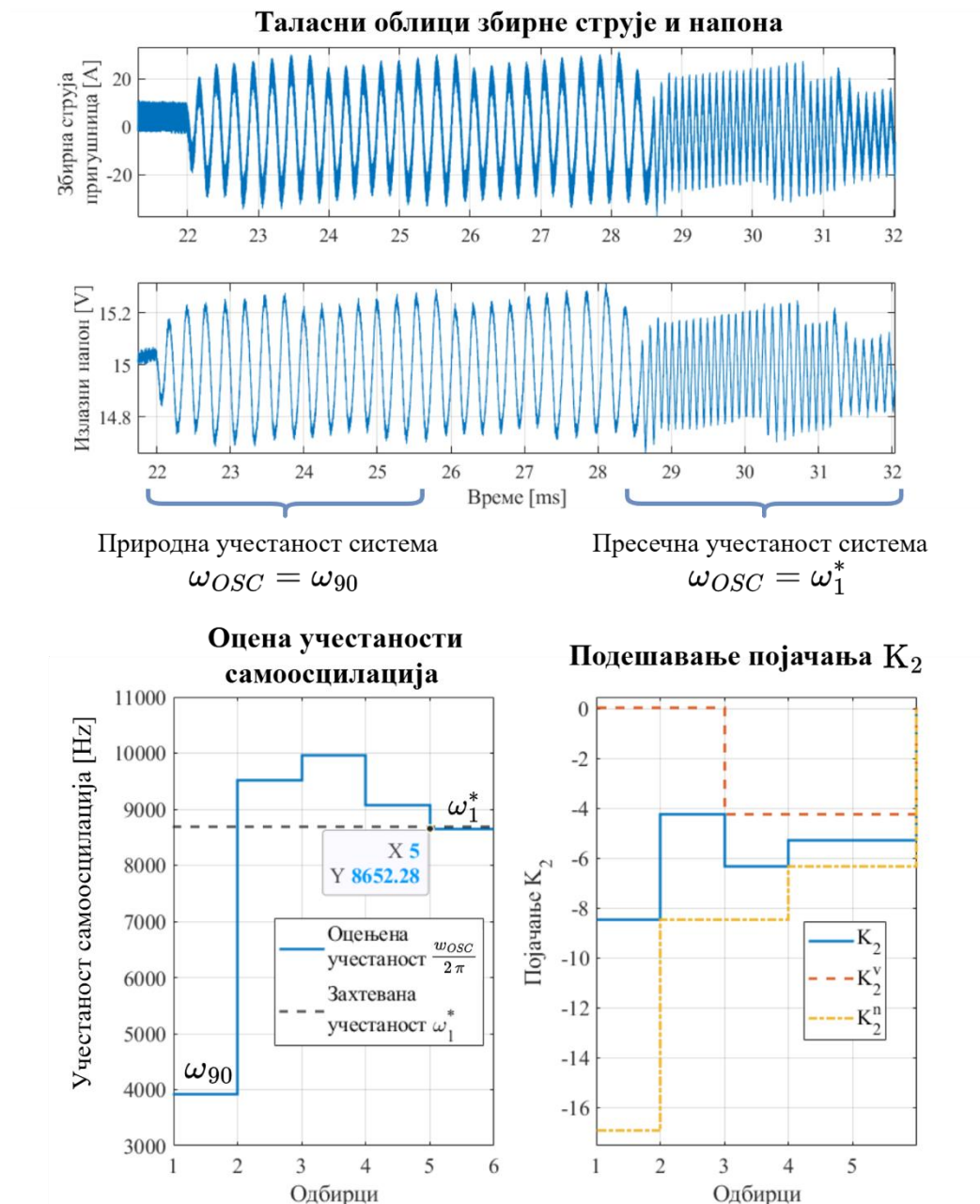


Слика 3.1. Таласни облици излазног напона и струје која тече у филтарски кондензатор током извршавања свих задатака ААП.

На Слици 3.2. је дат приказ извршавања задатака 1 и 2. У првом кораку је оцењена природна учестаност $\omega_{90} = 2\pi \cdot 4000 \text{ rad/s}$ и израчунато појачање $K_1 = 3.9789$. У другом кораку је подешено појачање $K_2 = -5.2896$ тако да се остварује пресечна учестаност $\omega_1 = 2\pi \cdot 8652 \text{ rad/s}$ са претеком фазе $\varphi_{PF} = 60^\circ$. На доњем графику са слике 3.2. се види да је жељена пресечна учестаност ω_1^* постигнута са релативном грешком -0.33 % после пет итерација дигиталног релејног експеримента.

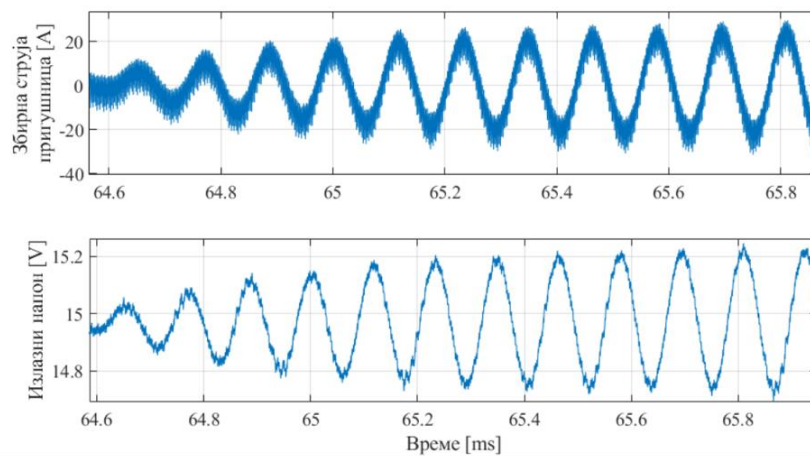
На Слици 3.3. је дат приказ извршавања задатака 3. На доњем графику је показана конвергенција појачања $K_3 = 2.42512 \cdot 10^{-4}$. Сигнали око тачке инјекције осцилују у фази са изједначеним амплитудама, што кориснику показује да је постигнуто да $\omega_1 = \omega_1^*$ и $\varphi_{PF} = \varphi_{PF}^*$.

На Слици 3.4. је испитан одскочни одзив фазних струја када је задата референца пуњења филтарског кондензатора $i_{REF} = 100$ А. Оценом одскочног одзива је измерено време смирења $T_{SET} = 60$ μs без прескока. Својство самобалансирања фазних струја је одржано, што се види на горњем графику на Слици 3.4. Овим резултатом је закључена верификација АПП којим се врши потпуна синтеза ПИД регулатора фазних струја ВСН у режиму када потрошачке ћелије захтевају велику амплитуду струје напајања са динамиком која одговара захтевима за микропроцесорка напајања [2], [3], [4].

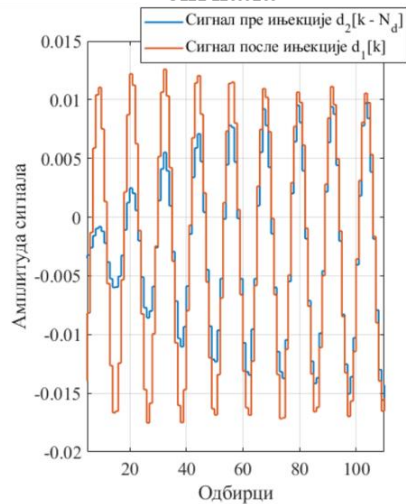


Слика 3.2. Приказ извршавања задатака 1 и 2 са истакнутим кључним сигнаlima.

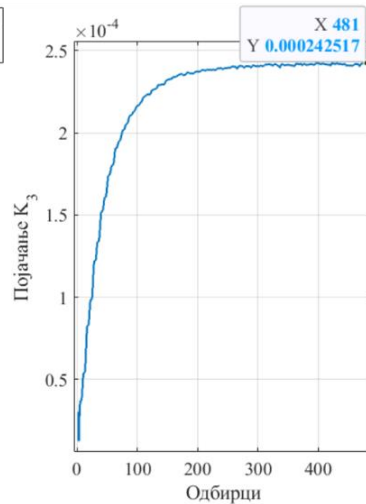
Таласни облици збирне струје и напона



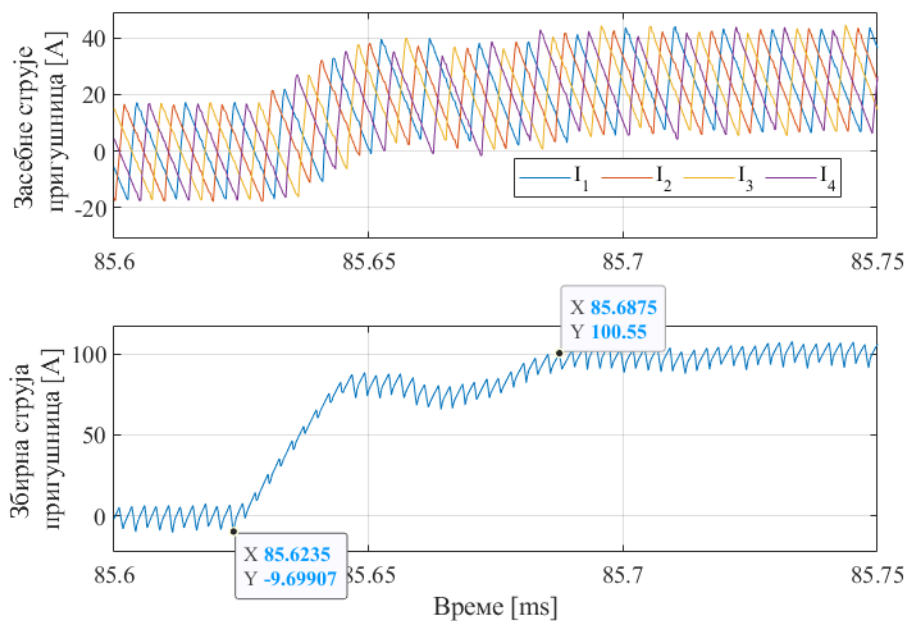
Конвергенција инјектираних сигнала



Конвергенција појачања K_3



Слика 3.3. Приказ извршавања задатак 3 са истакнутим кључним сигнаlima.



Слика 3.4. Одскачни одзив фазних струја и збирне струје за $i_{REF} = 100$ A.

4 ЗАКЉУЧАК И БУДУЋИ РАД

Представљен је алгоритам за аутоматско подешавање појачања ПИД регулатора на основу два корисничка захтева за својства динамичког одзива фазних струја претварача ВСН: пресечна учестаност ω_1^* и претек фазе φ_{PF}^* . На почетку рада су формулисане спецификације претварача ВСН и произвољно изабраног ДСП на основу којих су извршене две модификације регулатора фазних струја.

АПП је имплементиран на једном језгру ДСП у виду комбинације ДРЕ и ИСП чији се параметри могу прилагодити ограничењу максимално дозвољене амплитуде осцилација излазног напона претварача. Време извршавања АПП, заједно са четири регулатора фазних струја, не прелази трајање једне периоде прекидне рутине $T_s = 10 \mu s$. Кориснику је омогућена провера о постигнуим ω_1 и φ_{PF} анализом сигнала пертурбације који се аутоматски снимају у меморији ДСП.

Симулацијама у реалном времену на *Typhoon HIL 404* је показано да АПП успешно врши синтезу регулатора фазних струја са којим се постиже постављени пројектни захтев за $\omega_1^* = 2\pi \cdot 8680 \text{ rad/s}$ и $\varphi_{PF}^* = 60^\circ$. Резултати су показали да релативна грешка постављене пресечне учестаности износи -0.33% при чему валовитост излазног напона не прелази 4% . Модел претварача ВСН у симулацији садржао је паразитне елементе, присутне у потрошачу, чиме је показана робусност АПП.

У будућем раду је планирано унапређење АПП у виду додатог подешавања појачања регулатора излазног напона, који је за потребе овог рада био имплементиран са фиксним појачањима. Биће уведена опција потпуне верификације резултата АПП користећи инјекцију сигнала великог степена перзистивности заједно са алгоритмом за непараметарску идентификацију фреквентних карактеристика ДСУ [13].

5 ЗАХВАЛНИЦА

Захвалница за пружену лабораторијску опрему, простор рада и менторство је упућена Лабораторији за дигитално управљање претварачима и погонима на Електротехничком факултету у Београду, у сарадњи са Електротехничким институтом Никола Тесла у Београду. Експериментални резултати у реалном времену омогућени су захваљујући доприносу *HIL 404* уређаја, компаније *Typhoon HIL*.

6 ЛИТЕРАТУРА

- [1] Maksimović, Zane and Erickson, "Impact of digital control in power electronics," *2004 International Symposium on Power Semiconductor Devices and ICs*, Japan, 2004
- [2] Xunwei Zhou *et al.*, "Investigation of candidate VRM topologies for future microprocessors", *APEC '98 Thirteenth Annual Applied Power Electronics Conference and Exposition*, Anaheim, CA, USA, 1998.
- [3] J. Gordillo and C. Aguilar, "A Simple Sensorless Current Sharing Technique for Multiphase DC–DC Buck Converters" in *IEEE Transactions on Power Electronics*, vol. 32, no. 5, pp. 3480-3489, May 2017.
- [4] Y. Panov and M. M. Jovanović, "Design considerations for 12-V/1.5-V, 50-A voltage regulator modules," in *IEEE Transactions on Power Electronics*, vol. 16, no. 6, pp. 776-783, Nov. 2001.
- [5] W. Stefanutti, P. Mattavelli, S. Saggini and M. Ghioni, "Autotuning of Digitally Controlled DC–DC Converters Based on Relay Feedback," in *IEEE Transactions on Power Electronics*, vol. 22, no. 1, pp. 199-207, Jan. 2007.
- [6] L. Corradini, P. Mattavelli and D. Maksimović, "Robust Relay-Feedback Based Autotuning for DC-DC Converters," *2007 IEEE Power Electronics Specialists Conference*, USA, 2007.
- [7] O. García, P. Zumel, A. de Castro, P. Alou and J. A. Cobos, "Current Self-Balance Mechanism in Multiphase Buck Converter," in *IEEE Transactions on Power Electronics*, vol. 24, no. 6, pp. 1600-1606, June 2009.
- [8] K.J. Åström, T. Hägglund, "Automatic tuning of simple regulators with specifications on phase and amplitude margins", in *Automatica*, vol. 20, no. 5, 1984.
- [9] S. Moon, L. Corradini and D. Maksimović, "Auto-tuning of digitally controlled boost Power Factor Correction rectifiers operating in continuous conduction mode," in *IEEE 12th Workshop on Control and Modeling for Power Electronics*, USA, 2010.
- [10] Tomislav B. Šekara, Miroslav R. Mataušek, "Relay-based critical point estimation of a process with the PID controller in the loop" in *Automatica*, vol. 47, no. 5, 2011.
- [11] Stojić, Milić R. "Kontinualni sistemi automatskog upravljanja", Naučna knjiga, Beograd, 1980.
- [12] Luca Corradini, Dragan Maksimović, Paolo Mattavelli, Regan Zane "Digital Control of High-Frequency Switched-Mode Power Converters", John Wiley & Sons, Inc, 2015.
- [13] B. Miao, R. Zane and D. Maksimovic, "Practical on-line identification of power converter dynamic responses," *Twentieth Annual IEEE Applied Power Electronics Conference and Exposition*, 2005.